

日 本 国 特 許 庁
JAPAN PATENT OFFICE

J1017 U.S. PTO
10/035442
01/04/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

2001年10月26日

出 願 番 号
Application Number:

特願2001-329836

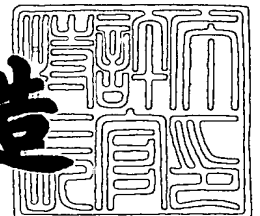
出 願 人
Applicant(s):

シャープ株式会社

2001年11月26日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3103604

【書類名】 特許願

【整理番号】 01J03455

【提出日】 平成13年10月26日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 G01J 1/42
G09G 3/20

【発明の名称】 電磁波検出器

【請求項の数】 15

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

【氏名】 和泉 良弘

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100080034

【弁理士】

【氏名又は名称】 原 謙三

【電話番号】 06-6351-4384

【先の出願に基づく優先権主張】

【出願番号】 特願2001- 31561

【出願日】 平成13年 2月 7日

【手数料の表示】

【予納台帳番号】 003229

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9003082

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電磁波検出器

【特許請求の範囲】

【請求項 1】

絶縁基板と、

この絶縁基板の上方に形成された電荷蓄積容量と、

前記電荷蓄積容量の上方に形成され、前記電荷蓄積容量と接続されている電荷収集電極と、

前記電荷収集電極上に積層され、電磁波導電性を有する半導体層とを備えている電磁波検出器において、

前記電荷収集電極には、凹部と凸部との少なくとも一方からなり、前記半導体層と電荷収集電極との接続強度増強専用の凹凸部が形成されていることを特徴とする電磁波検出器。

【請求項 2】

前記電荷収集電極の下層には、前記凹凸部に対応する凹凸部を有する有機絶縁層が設けられていることを特徴とする請求項 1 に記載の電磁波検出器。

【請求項 3】

絶縁基板上に、電荷蓄積容量、格子状に配列された複数の電極配線、これら電極配線の各格子毎に配置されたアクティブ素子、前記電極配線およびアクティブ素子の上層に設けられた層間絶縁層、並びにこの層間絶縁層上に形成され、前記電荷蓄積容量に接続された電荷収集電極を備えているアクティブマトリクス基板と、

前記アクティブマトリクス基板上の前記電荷収集電極の上層に設けられ、電磁波導電性を有する半導体層とを備えているアクティブマトリクス型の電磁波検出器において、

前記電荷収集電極には、凹部と凸部との少なくとも一方からなり、前記半導体層と電荷収集電極との接続強度増強専用の凹凸部が形成されていることを特徴とする電磁波検出器。

【請求項 4】

絶縁基板上に、電荷蓄積容量、格子状に配列された複数の電極配線、これら電極配線の各格子毎に配置されたアクティブ素子、前記電極配線およびアクティブ素子の上層に設けられた層間絶縁層、並びにこの層間絶縁層上に形成され、前記電荷蓄積容量に接続された電荷収集電極を備えているアクティブマトリクス基板と、

前記アクティブマトリクス基板上の前記電荷収集電極の上層に設けられ、電磁波導電性を有する半導体層とを備えているアクティブマトリクス型の電磁波検出器において、

前記電荷収集電極は、凹部と凸部との少なくとも一方からなり、前記アクティブ素子および電荷蓄積容量と接続されない領域に形成された凹凸部を備えていることを特徴とする電磁波検出器。

【請求項 5】

前記電荷収集電極には、電氣的機能を有する凹部がさらに形成されていることを特徴とする請求項 1 から 4 の何れか 1 項に記載の電磁波検出器。

【請求項 6】

前記電荷収集電極には、前記アクティブ素子との接続部となっている接続用凹部がさらに形成されていることを特徴とする請求項 3 または 4 に記載の電磁波検出器。

【請求項 7】

前記層間絶縁層は、前記凹凸部に対応する凹凸部を有していることを特徴とする請求項 3 または 4 に記載の電磁波検出器。

【請求項 8】

前記層間絶縁層が有機材料からなることを特徴とする請求項 3 から 7 の何れか 1 項に記載の電磁波検出器。

【請求項 9】

前記電荷収集電極は前記アクティブ素子を覆うように前記層間絶縁層上に配置され、かつ前記凹凸部は、前記アクティブ素子に対する積層方向において前記アクティブ素子と重合する領域には存在しないことを特徴とする請求項 3 から 8 の何れか 1 項に記載の電磁波検出器。

【請求項 1 0】

前記電荷収集電極の表面からの前記凹凸部の高さまたは深さを d としたときに

$$0.3 \mu\text{m} \leq d \leq 10 \mu\text{m}$$

を満たすことを特徴とする請求項 1 から 9 の何れか 1 項に記載の電磁波検出器。

【請求項 1 1】

前記凹凸部は、前記電荷収集電極の 1 0 % 以上の領域に存在することを特徴とする請求項 1 から 1 0 の何れか 1 項に記載の電磁波検出器。

【請求項 1 2】

前記凹凸部は複数個設けられ、それらが不規則に配置されていることを特徴とする請求項 1 から 1 1 の何れか 1 項に記載の電磁波検出器。

【請求項 1 3】

前記半導体層は、S e を主成分としていることを特徴とする請求項 1 から 1 2 の何れか 1 項に記載の電磁波検出器。

【請求項 1 4】

前記電荷収集電極は、A 1 を主成分とする導電層であることを特徴とする請求項 1 から 1 3 の何れか 1 項に記載の電磁波検出器。

【請求項 1 5】

前記電荷収集電極と前記半導体層との間に電荷阻止層を備えていることを特徴とする請求項 1 から 1 4 の何れか 1 項に記載の電磁波検出器。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、X線等の放射線、可視光あるいは赤外光等の電磁波を検出する電磁波検出器に関するものである。

【0 0 0 2】

【従来の技術】

従来、X線などの電磁波を感知して電荷（電子－正孔のペア）を発生する半導体膜、即ち電磁波導電性を有する半導体膜と画素電極（電荷収集電極）等からな

る半導体センサーとを二次元状に配置するとともに、各画素電極にスイッチング素子を設けた二次元の電磁波検出器が知られている。この電磁波検出器では、各行毎にスイッチング素子を順次オンにして各列毎に上記電荷を読み出すようになっている。

【0003】

例えば、文献「D.L.Lee, et al., “A New Digital Detector for Projection Radiography”, SPIE, 2432, pp. 237-249, 1995」には、上記電磁波検出器に相当する二次元画像検出器についての具体的な構造や原理が記載されている。この二次元画像検出器の原理を図8を参照して説明する。

【0004】

電磁波導電性を示すS e から成る半導体膜101の上層には、共通となる単一のバイアス電極102が形成され、下層には複数の電荷収集電極103が形成されている。これら電荷収集電極103は、それぞれ電荷蓄積容量(C s) 104およびT F T素子(アクティブ素子) 105に接続されている。なお、半導体膜101とバイアス電極102との間、および半導体膜101と電荷収集電極103との間には、電荷阻止層としてそれぞれ誘電層106、107が必要に応じて設けられる。また、108は絶縁基板であり、バイアス電極102には高圧電源109が接続される。

【0005】

このような二次元画像検出器では、X線などの電磁波が入射すると、半導体膜101内で電荷(電子-正孔のペア)が発生する。このとき、半導体膜101と電荷蓄積容量104とは、電氣的に直列に接続された構造になっている。したがって、バイアス電極102にバイアス電圧を印加しておくと、半導体膜101で発生した電荷(電子-正孔のペア)はそれぞれ+電極側と-電極側に移動し、その結果、電荷蓄積容量104に電荷が蓄積される仕組みになっている。

【0006】

電荷蓄積容量104に蓄積された電荷は、T F T素子105をオンにすることで外部に取り出すことができる。このように、二次元画像検出器では、電荷収集電極103、電荷蓄積容量104およびT F T素子105を二次元状に配置し、

線順次に電荷を読み出していくことで検出対象である電磁波の二次元情報を得ることが可能となる。

【 0 0 0 7 】

一般に、電磁波導電性を有する半導体膜 1 0 1 としては、S e、C d T e、C d Z n T e、P b I₂、H g I₂、S i G e、S i 等が使用される。この中で、S e 膜（特に非晶質の a - S e 膜）は、低い暗電流（リーク電流）特性を有し、真空蒸着法により低温で大面積成膜が可能なことから、アクティブマトリクス基板 1 1 0（図 8 参照）上に直接半導体膜 1 0 1 を形成する構造の電磁波検出器（特に X 線検出器）に広く使用されている。

【 0 0 0 8 】

図 9 には上記電磁波検出器の構成をさらに詳細に示すものとして、電磁波検出器の 1 画素当たりの縦断面を示す。

同図において、アクティブマトリクス基板 1 1 0 では、例えばガラス基板からなる絶縁基板 1 0 8 上に、ゲート電極 1 1 1、電荷蓄積容量（C s）電極 1 1 2、ゲート絶縁膜 1 1 3、接続電極（ドレイン電極）1 1 4、データ電極（ソース電極）1 1 5、絶縁保護膜 1 1 6、T F T 素子 1 0 5、層間絶縁膜 1 1 7、および電荷収集電極（画素電極）1 0 3 などが形成されている。上記層間絶縁膜 1 1 7 にはコンタクトホール 1 1 8 が形成され、このコンタクトホール 1 1 8 により電荷収集電極 1 0 3 が接続電極 1 1 4 と接続されている。電磁波検出器では、さらにこのようなアクティブマトリクス基板 1 1 0 上に、半導体膜 1 0 1 およびバイアス電極 1 0 2 が形成されている。

【 0 0 0 9 】

【発明が解決しようとする課題】

ところで、上述の電磁波検出器に用いるアクティブマトリクス基板 1 1 0 は、通常、ガラス基板を絶縁基板 1 0 8 とし、その上に金属膜（A l あるいは T a など）、半導体膜（a - S i あるいは p - S i など）、絶縁膜（S i N_x や S i O_x）を成膜して所定の形状にパターニングすることで、電気配線や T F T 素子 1 0 5 などの要素部材が構成されている。

【 0 0 1 0 】

しかしながら、例えば、ガラス基板を絶縁基板 1 0 8 としたアクティブマトリクス基板 1 1 0 上に、半導体膜 1 0 1 として a - S e 膜が成膜された電磁波検出器の場合、ガラス基板の熱膨張係数 $3 \sim 8 (\times 10^{-6} / ^\circ\text{C})$ と S e 膜の熱膨張係数 $30 \sim 50 (\times 10^{-6} / ^\circ\text{C})$ とが約 1 桁の差を有するため、環境温度の変化に伴い a - S e 膜が剥離しやすくなる。この剥離（膜剥がれ）現象は、電磁波検出器が大画面化した際には、a - S e 膜と絶縁基板 1 0 8 との間での熱膨張量の差が大きくなることや、絶縁基板 1 0 8 の反りによって特に顕著となる。

【 0 0 1 1 】

上記のようにして a - S e 膜が剥離した場合には、例えば X 線の照射により a - S e 膜で発生した電荷が、T F T 素子 1 0 5 の電荷収集電極 1 0 3 に到達できず、X 線の検出が不能となる。

【 0 0 1 2 】

したがって、本発明の電磁波検出器は、半導体膜の剥がれを防止できるようにすることを目的としている。

【 0 0 1 3 】

【課題を解決するための手段】

上記の課題を解決するために、本発明の電磁波検出器は、絶縁基板と、この絶縁基板の上方に形成された電荷蓄積容量と、前記電荷蓄積容量の上方に形成され、前記電荷蓄積容量と接続されている電荷収集電極と、前記電荷収集電極上に積層され、電磁波導電性を有する半導体層とを備えている電磁波検出器において、前記電荷収集電極には、凹部と凸部との少なくとも一方からなり、前記半導体層と電荷収集電極との接続強度増強専用の凹凸部が形成されていることを特徴としている。

【 0 0 1 4 】

上記の構成によれば、電荷収集電極に形成されている凹凸部は、半導体層と電荷収集電極との接続強度増強専用のものであるもので、形成領域、個数あるいは形状等において制約を受け難く、半導体層と電荷収集電極との接続強度増強のみを目的として最良の状態で形成することができる。

【 0 0 1 5 】

そして、半導体層は、電荷収集電極の凹凸部に対して嵌合した状態で接合されている。したがって、半導体層は実質的に広い面積にて電荷収集電極と接合し、かつその接合部にはアンカー効果が生じている。この結果、半導体層と絶縁基板との間に熱膨張係数の大幅な差がある場合であっても、半導体層の剥離を防止することができる。

【 0 0 1 6 】

上記の電磁波検出器において、前記電荷収集電極の下層には、前記凹凸部に対応する凹凸部を有する有機絶縁層が設けられている構成としてもよい。

【 0 0 1 7 】

上記の構成によれば、例えば $0.1 \sim 0.2 \mu\text{m}$ といった膜厚の薄い電荷収集電極を用いたとしても、有機絶縁層に凹凸部を形成し、その上に電荷収集電極を形成することにより、 $0.3 \sim 10 \mu\text{m}$ 程度の高さあるいは深さを有する凹凸部を容易に形成することができる。また、絶縁層として有機絶縁層を用いることで、例えば簡単な熱処理により、有機絶縁層に滑らかな表面形状を有する凹凸部を容易に形成できる。これにより、その凹凸部上に形成される電荷収集電極に、断切れといった不良が発生する事態を容易に防ぐことができる。

【 0 0 1 8 】

本発明の電磁波検出器は、絶縁基板上に、電荷蓄積容量、格子状に配列された複数の電極配線、これら電極配線の各格子毎に配置されたアクティブ素子、前記電極配線およびアクティブ素子の上層に設けられた層間絶縁層、並びにこの層間絶縁層上に形成され、前記電荷蓄積容量に接続された電荷収集電極を備えているアクティブマトリクス基板と、前記アクティブマトリクス基板上の前記電荷収集電極の上層に設けられ、電磁波導電性を有する半導体層とを備えているアクティブマトリクス型の電磁波検出器において、前記電荷収集電極には、凹部と凸部との少なくとも一方からなり、前記半導体層と電荷収集電極との接続強度増強専用の凹凸部が形成されていることを特徴としている。

【 0 0 1 9 】

上記の構成によれば、電荷収集電極に形成されている凹凸部は、半導体層と電荷収集電極との接続強度増強専用のものであるもので、形成領域、個数あるいは形

状等において制約を受け難く、半導体層と電荷収集電極との接続強度増強のみを目的として最良の状態で形成することができる。

【 0 0 2 0 】

そして、半導体層は、電荷収集電極の凹凸部に対して嵌合した状態で接合されている。したがって、半導体層は実質的に広い面積にて電荷収集電極と接合し、かつその接合部にはアンカー効果が生じている。この結果、半導体層と絶縁基板との間に熱膨張係数の大幅な差がある場合であっても、半導体層の剥離を防止することができる。

【 0 0 2 1 】

本発明の電磁波検出器は、絶縁基板上に、電荷蓄積容量、格子状に配列された複数の電極配線、これら電極配線の各格子毎に配置されたアクティブ素子、前記電極配線およびアクティブ素子の上層に設けられた層間絶縁層、並びにこの層間絶縁層上に形成され、前記電荷蓄積容量に接続された電荷収集電極を備えているアクティブマトリクス基板と、前記アクティブマトリクス基板上の前記電荷収集電極の上層に設けられ、電磁波導電性を有する半導体層とを備えているアクティブマトリクス型の電磁波検出器において、前記電荷収集電極は、凹部と凸部との少なくとも一方からなり、前記アクティブ素子および電荷蓄積容量と接続されない領域に形成された凹凸部を備えていることを特徴としている。

【 0 0 2 2 】

上記の構成によれば、半導体層は、電荷収集電極の凹凸部に対して嵌合した状態で接合されている。したがって、半導体層は実質的に広い面積にて電荷収集電極と接合し、かつその接合部にはアンカー効果が生じている。この結果、半導体層と絶縁基板との間に熱膨張係数の大幅な差がある場合であっても、半導体層の剥離を防止することができる。

【 0 0 2 3 】

上記の電磁波検出器において、前記電荷収集電極には、電氣的機能を有する凹部がさらに形成されている構成としてもよい。

【 0 0 2 4 】

上記の構成によれば、電荷収集電極には、電氣的機能を有する凹部、例えば電

荷収集電極を電荷蓄積容量に接続させるための凹部、あるいは電磁波検出器がアクティブ素子を有する場合に、電荷収集電極をアクティブ素子に接続させるための凹部、あるいはこれらの両者として機能する凹部が形成されている。したがって、これとは別の前記凹凸部は、半導体層の接続強度増強専用のもので機能することができる。

【 0 0 2 5 】

上記の電磁波検出器において、前記電荷収集電極には、前記アクティブ素子との接続部となっている接続用凹部がさらに形成されている構成としてもよい。

【 0 0 2 6 】

上記の構成によれば、電荷収集電極には、アクティブ素子との接続部となっている接続用凹部がさらに形成されているので、これとは別の前記凹凸部は、半導体層の接続強度増強専用のもので機能することができる。

【 0 0 2 7 】

上記の電磁波検出器において、前記層間絶縁層は、前記凹凸部に対応する凹凸部を有している構成としてもよい。

【 0 0 2 8 】

上記の構成によれば、例えば $0.1 \sim 0.2 \mu\text{m}$ といった膜厚の薄い電荷収集電極を用いたとしても、層間絶縁層に凹凸部を形成し、その上に電荷収集電極を形成することにより、 $0.3 \sim 10 \mu\text{m}$ 程度の高さあるいは深さを有する凹凸部を容易に形成することができる。

【 0 0 2 9 】

上記の電磁波検出器は、前記層間絶縁層が有機材料からなる構成としてもよい。

【 0 0 3 0 】

上記の構成によれば、層間絶縁層として有機材料を用いることで、例えば簡単な熱処理により、層間絶縁層に滑らかな表面形状を有する凹凸部を容易に形成できる。これにより、その凹凸部上に形成される電荷収集電極に、断切れといった不良が発生する事態を容易に防ぐことができる。

【 0 0 3 1 】

上記の電磁波検出器において、前記電荷収集電極は前記アクティブ素子を覆うように前記層間絶縁層上に配置され、かつ前記凹凸部は、前記アクティブ素子に対する積層方向において前記アクティブ素子と重合する領域には存在しない構成としてもよい。

【0032】

上記の構成によれば、電荷収集電極の凹凸部が例えば凹部からなる場合に、この凹部により電荷収集電極とアクティブ素子との距離が短くなり、電荷収集電極の電位がアクティブ素子の動作に悪影響を与えるような事態を回避することができる。

【0033】

上記の電磁波検出器は、前記電荷収集電極の表面からの前記凹凸部の高さまたは深さを d としたときに、 $0.3\ \mu\text{m} \leq d \leq 10\ \mu\text{m}$ を満たす構成としてもよい。

【0034】

上記の構成によれば、電荷収集電極の表面からの凹凸部の高さまたは深さ d を、 $0.3\ \mu\text{m} \leq d$ とすることにより、半導体層と電荷収集電極の凹凸部との間において十分な接合強度を確実に得ることができる。また、 $d \leq 10\ \mu\text{m}$ とすることにより、電荷収集電極を形成した際のカバーレッジが悪化する事態を防止することができる。

【0035】

上記の電磁波検出器において、前記凹凸部は、前記電荷収集電極の10%以上の領域に存在する構成としてもよい。

【0036】

上記の構成によれば、凹凸部が電荷収集電極の10%以上の領域に存在するので、凹凸部による半導体層と電荷収集電極との接合強度を確実に高めることができる。

【0037】

上記の電磁波検出器において、前記凹凸部は複数個設けられ、それらが不規則に配置されている構成としてもよい。

【 0 0 3 8 】

上記の構成によれば、凹凸部が複数個設けられ、それらが不規則に配置されているので、凹凸部による半導体と電荷収集電極との間の接合強度が、ある特定の方向において弱くなるといった事態を防止することができる。

【 0 0 3 9 】

上記の電磁波検出器において、前記半導体層は、S e を主成分としている構成としてもよい。

【 0 0 4 0 】

上記の構成によれば、半導体層がS e を主成分としているので、電荷収集電極上に半導体を形成する場合に、例えば真空蒸着法により電荷収集電極上に直接、低温で大面積成膜が可能となる。この場合、S e は一般に電荷収集電極に対して接合強度が低くなり易いものの、この接合強度については凹凸部により補われるので問題はない。

【 0 0 4 1 】

上記の電磁波検出器において、前記電荷収集電極は、A l を主成分とする導電層である構成としてもよい。

【 0 0 4 2 】

上記の構成によれば、A l の熱膨張係数がその上に形成される例えばS e となる半導体層の熱膨張係数に比較的近いので、熱膨張による半導体層の剥がれをさらに確実に防止することができる。

【 0 0 4 3 】

上記の電磁波検出器は、前記電荷収集電極と前記半導体層との間に電荷阻止層を備えている構成としてもよい。

【 0 0 4 4 】

上記の構成によれば、電荷阻止層が半導体層の暗電流を低減させることにより、電磁波検出器のS/N比を改善させることができる。

【 0 0 4 5 】

【発明の実施の形態】

本発明の実施の一形態を図 1 ないし図 6 に基づいて以下に説明する。

【 0 0 4 6 】

本実施の形態における電磁波検出器は、図 1 に示すように、主な構成要素として、アクティブマトリクス基板 1 1、半導体膜（半導体層） 1 2 およびバイアス電極（共通電極） 1 3 を備えている。なお、図 1 は図 2 における A - A 線矢視断面図である。アクティブマトリクス基板 1 1 にはアクティブマトリクスアレイが形成されている。半導体膜 1 2 は検出対象の電磁波に感応して電荷を生成する。バイアス電極 1 3 は半導体膜 1 2 にバイアス電圧を印加するためのものである。

【 0 0 4 7 】

アクティブマトリクス基板 1 1 は、ガラスあるいはセラミックス等からなる絶縁基板 2 1 を有し、この絶縁基板 2 1 上に前記アクティブマトリクスアレイが形成されている。このアクティブマトリクスアレイでは、例えば a - S i や p - S i を用いた T F T 素子（アクティブ素子） 2 2、電荷蓄積容量（C s） 2 3、電荷収集電極（画素電極） 2 4、並びにバスラインを形成するゲート電極 2 5 およびデータ（ソース電極）電極 2 9 などが X Y マトリクス状に配列され、画素配列領域が構成されている。

【 0 0 4 8 】

上記絶縁基板 2 1 には、無アルカリの低熱膨張ガラス基板を用いるのが一般的である。また、アクティブ素子としては、上記 T F T 素子 2 2 以外に、例えば M I M 素子あるいはダイオード素子等であってもよい。

【 0 0 4 9 】

上記 X Y マトリクスは、単位格子に相当する 1 画素のサイズが、 $0.1 \times 0.1 \text{ mm}^2 \sim 0.3 \times 0.3 \text{ mm}^2$ 程度であり、この 1 画素が $500 \times 500 \sim 3000 \times 3000$ 画素程度、マトリクス状に配列されたものが一般的である。

【 0 0 5 0 】

電磁波導電性を有する半導体膜には、S e、C d T e、C d Z n T e、P b I₂、H g I₂、S i G e、あるいは S i 等を使用することができる。ただし、アクティブマトリクスアレイが形成されたアクティブマトリクス基板 1 1 上に直接半導体膜 1 2 が形成された構造の電磁波検出器とする場合には、真空蒸着法により低温で大面積成膜が可能なアモルファス S e 膜（a - S e 膜）が最適である。

このS e膜からなる半導体膜12は、X線の吸収効率を考慮し、真空蒸着法により膜厚が約0.5～1.5mm、好ましくは1mmになるように成膜する。

【0051】

最上部のバイアス電極13には、Al、Auなどからなる導電膜を使用することができる。このバイアス電極13には、外部高圧電源からバイアス電圧が印加されるようになっている。

【0052】

電荷収集電極24としては、具体的には、例えば厚み0.1～0.2μmのAl膜、またはAl合金膜（例えばAl-Nd、Al-Zr合金など）、またはAlと他の導電膜との積層膜（例えばAl/Mo、Al/Tiなど）を用いることができる。なお、本実施の形態では、上記のAl膜およびAl合金膜、およびAlと他の導電膜との積層膜を併せて「Alを主成分とする導電膜」と称する。

【0053】

また、一般的には、電荷収集電極24の材料として、他にITOなど各種導電膜を使用することが可能である。しかしながら、半導体膜12としてa-Se膜を用いる場合には、a-Se膜と熱膨張係数が近いAl（熱膨張係数：約 $24 \times 10^{-6}/^{\circ}\text{C}$ ）やAl合金などのAlを主成分とする導電膜を用いることが望ましい。これにより、a-Se膜、即ち半導体膜12と電荷収集電極24との接合強度が向上する。

【0054】

上記の図1は1画素当たりの電磁波検出器の構成を示す縦断面図であり、その構成はさらに詳細には次のようになっている。

アクティブマトリクス基板11では、絶縁基板21上に、ゲート電極25、電荷蓄積容量(Cs)電極26、電荷蓄積容量23、ゲート絶縁膜27、接続電極（ドレイン電極）28、データ電極（ソース電極）29、TFT素子22、絶縁保護膜30、層間絶縁膜（層間絶縁層）31、および電荷収集電極（画素電極）24などが形成されている。なお、TFT素子22はチャンネル層32およびコンタクト層33を有している。また、層間絶縁膜31にはコンタクトホール34が形成され、このコンタクトホール34により電荷収集電極24が接続電極28と

接続されている。そして、電磁波検出器では、このようなアクティブマトリクス基板 1 1 上に、半導体膜 1 2 およびバイアス電極 1 3 が形成されている。

【 0 0 5 5 】

本実施の形態の電磁波検出器において、上記の電荷収集電極 2 4 には、凹部と凸部との少なくとも一方からなる凹凸部 4 1 が形成されている。この凹凸部 4 1 は、電荷収集電極 2 4 と半導体膜 1 2 との接合強度を増強する接合増強部として機能する。なお、図 1 においては、凹凸部 4 1 が凸部からなるものとしているがこれは凹部であってよく、さらには凹部および凸部からなるものであってもよい。例えば、凹凸部 4 1 が凹部からなる場合、その凹部は、図 1 において凹凸部 4 1 を構成する凸部の高さ分 d だけ電荷収集電極 2 4 の表面から凹んだ形となる。また、凹凸部 4 1 の個数については特に限定されず、電荷収集電極 2 4 に対する半導体膜 1 2 の接合強度を高めることができる適当な個数であればよい。本実施の形態において、このような凹凸部 4 1 は、予め層間絶縁膜 3 1 に凹凸部を形成しておき、この凹凸部により層間絶縁膜 3 1 上に電荷収集電極 2 4 を形成したときに生じるようにしている。

【 0 0 5 6 】

図 1 に示すように、コンタクトホール 3 4 は、層間絶縁膜 3 1 を貫通し、2 8 の表面に達している。したがって、コンタクトホール 3 4 の位置の電荷収集電極 2 4 は、直接的に接続電極 2 8 と接続されている。一方、本実施の形態において、凹凸部 4 1 は、T F T 素子 2 2 と導通する接続電極 2 8 と直接的に接続されていない。また、凹凸部 4 1 は、他の電極との間で、各画素において所望の静電容量を得るための電極部分ともなっていない。即ち、凹凸部 4 1 は、所望の静電容量を得るための誘電層と直接的に接触していない。このように凹凸部 4 1 は、T F T 素子 2 2 および電荷蓄積容量 2 3 と接続されない領域に形成されている。

【 0 0 5 7 】

電荷収集電極 2 4 上における上記凹凸部 4 1 の配設状態は、図 2 に示すようになっている。なお、同図は、アクティブマトリクス基板 1 1 における 1 画素の構成を示す平面図である。

【 0 0 5 8 】

同図において、複数の凹凸部 4 1 は、電荷収集電極 2 4 上において、互いに適当な間隔をおいて分散配置されている。ただし、T F T 素子 2 2 上の位置には配されていない。凹凸部 4 1 は、上面から見て円形をなしているが、その他、楕円形、四角形、ストライプ形状、格子形状、波線形状など各種のパターンに形成することが可能である。例えば、規則的または不規則的に凹と凸との少なくとも一方の複数のパターンが電荷収集電極 2 4 上に配置されるように形成すればよい。

【 0 0 5 9 】

なお、凹凸部 4 1 を規則的に配置した場合に、ある特定の方向に対する接合強度が弱くなるといった問題が発生する場合には、例えば図 3 に示すように、凹凸部 4 1 を電荷収集電極 2 4 において不規則（ランダム）に配置すればよい。

【 0 0 6 0 】

上記の構成において、電磁波検出器では、X 線などの電磁波が入射すると、半導体膜 1 2 内で電荷（電子－正孔のペア）が発生する。このとき、半導体膜 1 2 と電荷蓄積容量 2 3 とは電氣的に直列に接続された構造になっている。したがって、バイアス電極 1 3 にバイアス電圧を印加しておくと、半導体膜 1 2 で発生した電荷（電子－正孔のペア）はそれぞれ＋電極側と－電極側に移動する。この結果、電荷蓄積容量 2 3 に電荷が蓄積される。

【 0 0 6 1 】

電荷蓄積容量 2 3 に蓄積された電荷は、T F T 素子 2 2 をオンにすることで、データ電極 2 9 を介して、図示しない外部のアンプ回路に取り出すことができる。このとき、電荷収集電極 2 4、電荷蓄積容量 2 3 および T F T 素子 2 2 は、上述のように X Y マトリクス状に配置されているので、線順次に T F T 素子 2 2 を駆動して電荷を読み出していくことにより、検出対象である電磁波の二次元情報を得ることが可能となる。

【 0 0 6 2 】

次に、本実施の形態の電磁波検出器の製造方法について説明する。
絶縁基板 2 1 としての例えばガラス基板には、例えば無アルカリガラス基板（例えばコーニング社製 # 1 7 3 7 等）を用いることができる。そして、このガラス

基板1上にTaやAl等の金属膜からなるゲート電極25および電荷蓄積容量電極26を形成する。これらは、ガラス基板上に上記金属膜をスパッタ蒸着により厚さ約3000Åに成膜した後、所望の形状にパターニングすることにより形成する。

【0063】

次に、ゲート電極25および電荷蓄積容量電極26を覆うようにして、ガラス基板上面のほぼ全面に、 SiN_x や SiO_x 等からなるゲート絶縁膜27をCVD法により厚さ約3500Åに成膜する。このゲート絶縁膜27は、電荷蓄積容量23における誘電体としての機能も兼ねている。なお、ゲート絶縁膜27としては、 SiN_x や SiO_x に限らず、ゲート電極25および電荷蓄積容量電極26を陽極酸化した陽極酸化膜を併用することもできる。

【0064】

次に、ゲート電極25の上方に、ゲート絶縁膜27を介して、TFT素子(TFT)22のチャネル部となるチャネル層(i層)32、およびデータ電極29と接続電極(ドレイン電極)28とのコンタクトを図るためのコンタクト層(n^+ 層)33を形成する。これらはa-Siから成り、CVD法によりそれぞれ約1000Å、約400Åの厚さになるように成膜し、その後、所望の形状にパターニングすることにより形成することができる。

【0065】

次に、コンタクト層(n^+ 層)33上に、データ電極29と接続電極(ドレイン電極)28を形成する。この接続電極28は、電荷蓄積容量23を構成する上層側の電極ともなっている。これらデータ電極29および接続電極28は、上記ゲート絶縁膜27および電荷蓄積容量電極26と同様に、TaやAl等の金属膜をスパッタ蒸着により厚さ約3000Åに成膜した後、所望の形状にパターニングすることにより形成する。

【0066】

次に、TFT素子22や電荷蓄積容量23等を形成した絶縁基板(ガラス基板)21のほぼ全面を覆うようにして、絶縁保護膜30を形成する。この絶縁保護膜30は、CVD法にて SiN_x を厚さ約3000Åに成膜することにより形成

する。なお、コンタクトホール 3 4 が形成される接続電極 2 8 上の部分においては、SiNx を除去しておく。

【 0 0 6 7 】

次に、絶縁保護膜 3 0 上の略全面を覆うようにして層間絶縁膜 3 1 を形成する。この層間絶縁膜 3 1 は、感光性を有するアクリル樹脂をスピナー等の塗布装置を用いて厚さ約 3 μ m に成膜することにより形成する。感光性を有する有機材料としては、他にもポリイミド樹脂等が使用可能である。

【 0 0 6 8 】

その後、所定の遮光パターンを有するフォトマスクを用いて、層間絶縁膜 3 1 に露光・現像処理（フォトリソグラフィ）を施し、コンタクトホール 3 4 を形成するとともに、図 4（a）に示すように、凹凸部 4 1 を形成するための凹凸パターン 4 2 を形成する。なお、同図においては、簡略化のために層間絶縁膜 3 1 と絶縁基板 2 1 との間の各層を省略している。

【 0 0 6 9 】

コンタクトホール 3 4 では、層間絶縁膜 3 1 を縦方向に貫通する孔を形成し、下層の接続電極（ドレイン電極）2 8 を露出させる。一方、凹凸部 4 1 は、その最も高い部分と最も低い部分との高低差（図 1 に示した d）がここでは例えば約 1 μ m となるように形成する。

【 0 0 7 0 】

次に、層間絶縁膜 3 1 に対して必要に応じて加熱処理を施し、図 4（b）に示すように、上記凹凸パターン 4 2 の段部を熱だれ現象によって滑らかに整形し、凹凸パターン 4 3 とする。凹凸パターン 4 2 におけるこのような段部の鈍化処理は、層間絶縁膜 3 1 として有機材料を用いているので、熱処理により容易に行うことができる。この場合には、例えば 1 0 0℃ のメルト焼成（ホットプレートで 2 5 0 秒加熱）で凹凸パターン 4 2 の形状を整え、凹凸パターン 4 3 とした後、2 0 0℃ の本焼成（オーブンで 1 時間加熱）を行うとよい。

【 0 0 7 1 】

上記のように凹凸パターン 4 2 の段部の鈍化処理を行うこと（凹凸パターン 4 3 とすること）により、次段の電荷収集電極 2 4 の形成工程において、図 5（a

）に示すような電荷収集電極 2 4 の段切れ不良の発生を防止することができる。
したがって、電荷収集電極 2 4 は、図 5（b）に示すように、段切れを生じることがなく、つながった状態となる。

【0072】

また、さらに後段の、電荷収集電極 2 4 上に半導体膜 1 2 としての例えば a - S e 膜を成膜する工程において、電荷収集電極 2 4 の表面が上記処理によって滑らかであると、a - S e 膜の異常成長を回避することができる。仮に、鋭利な突起が電荷収集電極 2 4 の表面に存在した場合、その突起部分が特異点となり、a - S e 成膜時に S e 膜の異常成長が発生し、半導体特性の均一性が悪くなることがある。

【0073】

次に、上記複数の凹凸パターン 4 3 およびコンタクトホール 3 4 が形成された層間絶縁膜 3 1 上に電荷収集電極（画素電極）2 4 として、導電膜をパターン形成する。上記電荷収集電極 2 4 は、コンタクトホール 3 4 を介して、T F T 素子 2 2 の接続電極（ドレイン電極）2 8 と電気的に接続される。このとき、層間絶縁膜 3 1 に設けられた凹凸パターン 4 3 およびコンタクトホール 3 4 形状を反映した電荷収集電極 2 4 を形成することができる。なお、本実施の形態においては、層間絶縁膜 3 1 に凹凸パターン 4 3 およびコンタクトホール 3 4 の貫通孔を形成した後、電荷収集電極 2 4 を形成しているので、0. 1 ~ 0. 2 μ m といった膜厚の薄い電荷収集電極 2 4 を用いたとしても、0. 3 μ m 以上の高さを有する凹凸部 4 1 を容易に形成することができる。

【0074】

なお、凹凸部 4 1 を有する電荷収集電極（画素電極）2 4 の詳細や、凹凸部 4 1 の他の形成方法については、液晶表示装置用に開発されている光散乱性反射板（反射電極）の製造方法を適用することができる。例えば、特開 2 0 0 0 - 1 7 1 7 9 3 号、特開平 6 - 7 5 2 3 8 号あるいは特開平 9 - 9 0 4 2 6 号などに記載されている散乱性反射画素電極の製造方法を参考にすることができる。

【0075】

次に、上記のようにして形成したアクティブマトリクス基板 1 1 に対し、画素

配列領域（アクティブマトリクス領域）をすべて覆うように、例えば a-Se からなる電磁波導電性の半導体膜 12 を形成する。この半導体膜 12 は、真空蒸着法により、膜厚が約 0.5～1.5 mm、好ましくは 1 mm になるように成膜する。

【0076】

そして、上記半導体膜 12 上のほぼ全面に Au、Al などからなるバイアス電極 13 を、真空蒸着法により約 2000 Å の厚さで形成することにより、図 1 に示した電磁波検出器を得る。

【0077】

ここで、本実施の形態の電磁波検出器では、アクティブマトリクス基板 11 における電荷収集電極（画素電極）24 に、半導体膜 12 と電荷収集電極 24 との接合強度を増強する目的で専用の凹凸部 41 が意図的に形成されている。即ち、凹凸部 41 においては、半導体膜 12 と電荷収集電極 24 とが嵌合状態で接合されている。したがって、本実施の形態の電磁波検出器では、電荷収集電極 24 の表面が平坦になっている従来構造（図 9）と比較して、上記凹凸部 41 により、半導体膜 12 と電荷収集電極 24 との接合面積が増大し、かつアンカー効果が発生しており、上記両者間の接合強度が高くなっている。

【0078】

特に、半導体膜 12 として a-Se 膜を使用し、アクティブマトリクス基板 11 の絶縁基板 21 としてガラス基板を使用した場合には、a-Se 膜の熱膨張係数 $30 \sim 50 (\times 10^{-6} / ^\circ\text{C})$ がガラス基板の一般的な熱膨張係数 $3 \sim 5 (\times 10^{-6} / ^\circ\text{C})$ に比べて約 1 桁大きくなる。このため、従来構造（図 9）の電磁波検出器では半導体膜 12 が剥がれ易いといった問題が生じていたが、図 1 に示す本実施の形態の電磁波検出器では、このような問題が生じない。また、電磁波検出器を曲げるような外力が加わった場合においても、凹凸部 41 の存在により、電磁波検出器の曲げ変形による半導体膜 12 の剥がれを防止することができる。

【0079】

なお、従来文献 "Thin Film Transistor array technology for high performance direct conversion X-ray sensors," Proceeding of SPIE, Medical Imagi

ng 1988, Vol.3336, pp.520-528 (1998)に見られるように、従来から、表面に凹部を有するアクティブマトリクス基板、即ち電荷収集電極（画素電極）に凹部を有するアクティブマトリクス基板を電磁波検出器に用いる例が存在する。

【0080】

しかしながら、上記従来文献に見られるアクティブマトリクス基板の表面の凹部は、電荷収集電極（画素電極）とアクティブ素子（TFT素子）との電氣的接続を得るために層間絶縁膜に設けられた孔や、電荷収集電極（画素電極）を用いて電荷蓄積容量（Cst）を形成するために層間絶縁膜に設けられた孔により生じたものである。即ち、上記の従来文献に記載の電荷収集電極に形成されている凹部は、電氣的接続や容量形成を目的とした電氣的機能を有するものである。したがって、このような凹部は、その形成領域、個数あるいは形状等において制約を受けやすく、例えば、アクティブマトリクス基板の絶縁基板とアクティブマトリクス基板上に形成された半導体膜との熱膨張係数が大幅に異なる場合において、半導体膜の剥離に対して十分な防止機能を発揮することができない。

【0081】

これに対し、本実施の形態の電磁波検出器は、上記の電氣的機能を有する凹部としての少なくとも上記電氣的接続を得るための凹部（電荷収集電極24と接続電極28とを接続させるためのコンタクトホール34）や、層間絶縁膜31の下層に存在する配線等の段差によって必然的に電荷収集電極に生じる段差（凹凸部）とは別に、半導体膜12とアクティブマトリクス基板11との接合強度を高めるための専用の凹凸部41を有している。なお、上記電氣的機能を有する凹部とは、電荷収集電極24をTFT素子22に接続させるもの、電荷収集電極24を電荷蓄積容量23に接続させるもの（あるいは電荷蓄積容量23の電極の一部を構成するもの）、またはこれら両者の機能を有するもののいずれであってもよい。

【0082】

即ち、本実施の形態の電磁波検出器は、電氣的機能を有する凹部（コンタクトホール34）、および半導体膜12と電荷収集電極24との接続強度を増強させる専用の凹凸部41を有する電荷収集電極24を備えたアクティブマトリクス基

板 1 1 を使用し、このアクティブマトリクス基板 1 1 の上に半導体膜 1 2 が形成されたものとなっている。

【 0 0 8 3 】

上記の実施の形態においては、電荷収集電極 2 4 に凸部からなる凹凸部 4 1 を有する電磁波検出器について示したが、電磁波検出器は、図 6 に示すように、電荷収集電極 2 4 に凹部からなる凹凸部 5 1 を有していてもよい。この電磁波検出器では、層間絶縁膜 3 1 を貫通する状態に凹部を形成し、その上に電荷収集電極 2 4 を形成することにより、電荷収集電極 2 4 に凹部からなる凹凸部 5 1 を形成している。

【 0 0 8 4 】

この電磁波検出器の凹凸部 5 1 による半導体膜 1 2 と電荷収集電極 2 4 との接続増強機能は前記凹凸部 4 1 を有する場合と同様であるものの、凹凸部 5 1 を形成する際に層間絶縁膜 3 1 に凹部を形成する処理を層間絶縁膜 3 1 にコンタクトホール 3 4 を形成する工程において行うことができる。したがって、電磁波検出器の製造工程において、凹凸部 5 1 を形成することによる工程数の増加を抑制可能である。

【 0 0 8 5 】

以上の実施の形態の電磁波検出器において、凹凸部 4 1、5 1 により半導体膜 1 2 と電荷収集電極 2 4 との十分な接合強度を確実に得るには、凹凸部 4 1、5 1 の高さまたは深さは $0.3 \mu\text{m}$ 以上に設定するのが好ましいことが実験により判明した。なお、さらに好ましくは、 $0.5 \mu\text{m}$ 以上である。また、図 6 に示したように、凹部からなる凹凸部 5 1 の場合、凹凸部 5 1 の深さの上限は、層間絶縁膜 3 1 の最大の厚み t と同等であり、凹凸部 5 1 として層間絶縁膜 3 1 を貫通する孔を形成した状態が最大となる。したがって、層間絶縁膜 3 1 の厚みを t とした場合、凹凸部 5 1 の有効な範囲は、 $0.3 \mu\text{m} \leq d \leq t$ となる。

【 0 0 8 6 】

なお、凹凸部 4 1、5 1 のサイズや電荷収集電極 2 4 での存在密度が同じ場合、凹凸部 4 1、5 1 による半導体膜 1 2 と電荷収集電極 2 4 との接触面積の増大効果、およびアンカー効果は、凹凸部 4 1、5 1 の高さまたは深さが大きいほど

大きくなる。したがって、半導体膜 1 2 の剥離防止の面からは、 $d = t$ の場合、即ち図 6 に示す構成の場合が最も好ましいと言える。

【0087】

一方で、層間絶縁膜 3 1 の厚み t が $10 \mu\text{m}$ より大きくなると、層間絶縁膜 3 1 上に形成する電荷収集電極 2 4 のカバーレッジが悪くなる傾向が見られた。この点からの t の取り得る範囲は、 $t \leq 10 \mu\text{m}$ となる。したがって、電磁波検出器での d の好ましい範囲は、 $0.3 \mu\text{m} \leq d \leq 10 \mu\text{m}$ と定めることができる。

【0088】

また、凸部からなる凹凸部 4 1 の場合、 d の上限側は、 $d \leq 5 \mu\text{m}$ としてもよい。なお、凹凸部 4 1、5 1 の側面の傾斜角は、電荷収集電極 2 4 の表面に対して、 $20 \sim 70^\circ$ の範囲とするのが好ましい。

【0089】

次に、電荷収集電極 2 4 における凹凸部 4 1、5 1 の存在密度と接合強度の向上効果との関係について評価した結果について説明する。

例えば、凹凸部 4 1 として円型ドーム状の凸パターン（直径 $3 \mu\text{m}$ 、高さ $2 \mu\text{m}$ ）をランダムに配置する場合、電荷収集電極 2 4 の 10% 以上の領域に凹凸部 4 1 を存在させることで、前記接合強度の向上効果が現れることが判明した。

【0090】

また、他の幾つかの試験条件の下で同様の実験を行ったところ、接合強度の絶対値は異なるものの、接合強度の向上効果の点において略同様の結果が得られた。これより、接合強度を向上させる上において、凹凸部 4 1、5 1 は、電荷収集電極 2 4 に対して 10% 以上の面積割合で存在させることが有効であることが判明した。なお、さらに好ましくは、30% 以上である。

【0091】

また、凹凸部 4 1、5 1 の数を増やすことにより、半導体膜 1 2 と電荷収集電極 2 4 との接合面積を実質的に増大させることができ、両者の接合強度を効率良く向上させることが可能である。具体的には、1 画素あたり 5 個以上の凹凸部 4 1（凹凸部 4 1 または凹凸部 5 1）を設けることが望ましい。

【0092】

また、電荷収集電極 2 4 における T F T 素子（アクティブ素子） 2 2 の真上の領域に凹部からなる凹凸部 5 1 が形成された場合、電荷収集電極 2 4 と T F T 素子 2 2 との間隙が狭くなり、電荷収集電極 2 4 の電位が T F T 素子 2 2 の動作に悪影響を与える虞がある。したがって、図 2 および図 3 に示したように、上記領域には凹凸部 4 1、5 1 を形成しないようにするのが好ましい。

【 0 0 9 3 】

本実施の形態の電磁波検出器では、以上のように、従来の電磁波検出器に比べてアクティブマトリクス基板 1 1 上に形成された半導体膜 1 2 が剥がれ難くなっている。したがって、信頼性が向上するとともに、使用環境温度範囲を広げることが可能となる。

【 0 0 9 4 】

また、アクティブマトリクス基板 1 1 に半導体膜 1 2 を形成する工程の後に、アクティブマトリクス基板 1 1 の周辺部に熱処理により駆動回路や読み出し回路を実装する工程を行う場合であっても、上記熱処理工程（例えばアクティブマトリクス基板 1 1 に F P C を熱圧着する工程）において、半導体膜 1 2 と絶縁基板 2 1 との熱膨張係数の差により、半導体膜 1 2 が電荷収集電極 2 4、即ちアクティブマトリクス基板 1 1 から剥がれる事態を防止することができる。

【 0 0 9 5 】

なお、以上の実施の形態においては、半導体膜 1 2 として a - S e 膜を用いた電磁波検出器について説明したが、電荷収集電極 2 4 に接合増強部としての凹凸部 4 1、5 1、即ち接合増強専用の凹凸部 4 1、5 1 が意図的に形成されている構成であれば、他の半導体膜 1 2 を用いた場合であっても同様の接合強度向上機能を得ることができる。また、本実施の形態で説明した電荷収集電極 2 4 での凹凸部 4 1、5 1 の形成方法については、上述の方法に限定されるわけではなく、電荷収集電極 2 4 に意図的に凹凸部 4 1、5 1 を形成することができるものであれば、同様に採用可能である。

【 0 0 9 6 】

また、本発明の実施の他の形態として、図 7 に示すように、半導体膜 1 2 と電荷収集電極 2 4 との間に、電荷阻止層 6 1 を挿入することもできる。電荷阻止層

61は、半導体膜12の暗電流を低減させて電磁波検出器のS/N比を改善させる場合に使用するとよい。このため、電荷阻止層61は、電荷収集電極24から半導体膜12への電荷の注入を阻止するという機能を有する。具体的には、半導体膜12としてa-Se膜を用いる場合には、電荷阻止層61として Sb_2S_3 膜や As_2Se_3 膜、あるいは非常に薄い厚み($<200\text{\AA}$)の Al_2O_3 膜等を使用することができる。なお、半導体膜12と電荷収集電極24との間には、その他のバッファ層を挿入することもできる。バッファ層は、半導体膜12と電荷収集電極24の密着性を向上させる場合に使用するとよい。なお、電荷阻止層61は、電荷収集電極24における凹凸部41、51の形状を反映して、同様の凹凸部を有している。

【0097】

【発明の効果】

以上のように、本発明の電磁波検出器は、絶縁基板と、この絶縁基板の上方に形成された電荷蓄積容量と、前記電荷蓄積容量の上方に形成され、前記電荷蓄積容量と接続されている電荷収集電極と、前記電荷収集電極上に積層され、電磁波導電性を有する半導体層とを備えている電磁波検出器において、前記電荷収集電極には、凹部と凸部との少なくとも一方からなり、前記半導体層と電荷収集電極との接続強度増強専用の凹凸部が形成されている構成である。

【0098】

上記の構成によれば、電荷収集電極に形成されている凹凸部は、半導体層と電荷収集電極との接続強度増強専用のものであるもので、形成領域、個数あるいは形状等において制約を受け難く、半導体層と電荷収集電極との接続強度増強のみを目的として最良の状態で形成することができる。

【0099】

そして、半導体層は、電荷収集電極の凹凸部に対して嵌合した状態で接合されている。したがって、半導体層は実質的に広い面積にて電荷収集電極と接合し、かつその接合部にはアンカー効果が生じている。この結果、半導体層と絶縁基板との間に熱膨張係数の大幅な差がある場合であっても、半導体層の剥離を防止することができる。

【0100】

上記の電磁波検出器において、前記電荷収集電極の下層には、前記凹凸部に対応する凹凸部を有する有機絶縁層が設けられている構成としてもよい。

【0101】

上記の構成によれば、例えば0.1～0.2 μm といった膜厚の薄い電荷収集電極を用いたとしても、有機絶縁層に凹凸部を形成し、その上に電荷収集電極を形成することにより、0.3～10 μm 程度の高さあるいは深さを有する凹凸部を容易に形成することができる。また、絶縁層として有機絶縁層を用いることで、例えば簡単な熱処理により、有機絶縁層に滑らかな表面形状を有する凹凸部を容易に形成できる。これにより、その凹凸部上に形成される電荷収集電極に、断切れといった不良が発生する事態を容易に防ぐことができる。

【0102】

本発明の電磁波検出器は、絶縁基板上に、電荷蓄積容量、格子状に配列された複数の電極配線、これら電極配線の各格子毎に配置されたアクティブ素子、前記電極配線およびアクティブ素子の上層に設けられた層間絶縁層、並びにこの層間絶縁層上に形成され、前記電荷蓄積容量に接続された電荷収集電極を備えているアクティブマトリクス基板と、前記アクティブマトリクス基板上の前記電荷収集電極の上層に設けられ、電磁波導電性を有する半導体層とを備えているアクティブマトリクス型の電磁波検出器において、前記電荷収集電極には、凹部と凸部との少なくとも一方からなり、前記半導体層と電荷収集電極との接続強度増強専用の凹凸部が形成されている構成である。

【0103】

上記の構成によれば、電荷収集電極に形成されている凹凸部は、半導体層と電荷収集電極との接続強度増強専用のものであるもので、形成領域、個数あるいは形状等において制約を受け難く、半導体層と電荷収集電極との接続強度増強のみを目的として最良の状態で形成することができる。

【0104】

そして、半導体層は、電荷収集電極の凹凸部に対して嵌合した状態で接合されている。したがって、半導体層は実質的に広い面積にて電荷収集電極と接合し、

かつその接合部にはアンカー効果が生じている。この結果、半導体層と絶縁基板との間に熱膨張係数の大幅な差がある場合であっても、半導体層の剥離を防止することができる。

【0105】

本発明の電磁波検出器は、絶縁基板上に、電荷蓄積容量、格子状に配列された複数の電極配線、これら電極配線の各格子毎に配置されたアクティブ素子、前記電極配線およびアクティブ素子の上層に設けられた層間絶縁層、並びにこの層間絶縁層上に形成され、前記電荷蓄積容量に接続された電荷収集電極を備えているアクティブマトリクス基板と、前記アクティブマトリクス基板上の前記電荷収集電極の上層に設けられ、電磁波導電性を有する半導体層とを備えているアクティブマトリクス型の電磁波検出器において、前記電荷収集電極は、凹部と凸部との少なくとも一方からなり、前記アクティブ素子および電荷蓄積容量と接続されない領域に形成された凹凸部を備えている構成である。

【0106】

上記の構成によれば、半導体層は、電荷収集電極の凹凸部に対して嵌合した状態で接合されている。したがって、半導体層は実質的に広い面積にて電荷収集電極と接合し、かつその接合部にはアンカー効果が生じている。この結果、半導体層と絶縁基板との間に熱膨張係数の大幅な差がある場合であっても、半導体層の剥離を防止することができる。

【0107】

上記の電磁波検出器において、前記電荷収集電極には、電氣的機能を有する凹部がさらに形成されている構成としてもよい。

【0108】

上記の構成によれば、電荷収集電極には、電氣的機能を有する凹部、例えば電荷収集電極を電荷蓄積容量に接続させるための凹部、あるいは電磁波検出器がアクティブ素子を有する場合に、電荷収集電極をアクティブ素子に接続させるための凹部、あるいはこれらの両者として機能する凹部が形成されている。したがって、これとは別の前記凹凸部は、半導体層の接続強度増強専用のものとして機能することができる。

【0109】

上記の電磁波検出器において、前記電荷収集電極には、前記アクティブ素子との接続部となっている接続用凹部がさらに形成されている構成としてもよい。

【0110】

上記の構成によれば、電荷収集電極には、アクティブ素子との接続部となっている接続用凹部がさらに形成されているので、これとは別の前記凹凸部は、半導体層の接続強度増強専用のもので機能することができる。

【0111】

上記の電磁波検出器において、前記層間絶縁層は、前記凹凸部に対応する凹凸部を有している構成としてもよい。

【0112】

上記の構成によれば、例えば0.1～0.2 μm といった膜厚の薄い電荷収集電極を用いたとしても、層間絶縁層に凹凸部を形成し、その上に電荷収集電極を形成することにより、0.3～10 μm 程度の高さあるいは深さを有する凹凸部を容易に形成することができる。

【0113】

上記の電磁波検出器は、前記層間絶縁層が有機材料からなる構成としてもよい。

【0114】

上記の構成によれば、層間絶縁層として有機材料を用いることで、例えば簡単な熱処理により、層間絶縁層に滑らかな表面形状を有する凹凸部を容易に形成できる。これにより、その凹凸部上に形成される電荷収集電極に、断切れといった不良が発生する事態を容易に防ぐことができる。

【0115】

上記の電磁波検出器において、前記電荷収集電極は前記アクティブ素子を覆うように前記層間絶縁層上に配置され、かつ前記凹凸部は、前記アクティブ素子に対する積層方向において前記アクティブ素子と重合する領域には存在しない構成としてもよい。

【0116】

上記の構成によれば、電荷収集電極の凹凸部が例えば凹部からなる場合に、この凹部により電荷収集電極とアクティブ素子との距離が短くなり、電荷収集電極の電位がアクティブ素子の動作に悪影響を与えるような事態を回避することができる。

【 0 1 1 7 】

上記の電磁波検出器は、前記電荷収集電極の表面からの前記凹凸部の高さまたは深さを d としたときに、 $0.3 \mu\text{m} \leq d \leq 10 \mu\text{m}$ を満たす構成としてもよい。

【 0 1 1 8 】

上記の構成によれば、電荷収集電極の表面からの凹凸部の高さまたは深さ d を、 $0.3 \mu\text{m} \leq d$ とすることにより、半導体層と電荷収集電極の凹凸部との間において十分な接合強度を確実に得ることができる。また、 $d \leq 10 \mu\text{m}$ とすることにより、電荷収集電極を形成した際のカバーレッジが悪化する事態を防止することができる。

【 0 1 1 9 】

上記の電磁波検出器において、前記凹凸部は、前記電荷収集電極の 10 % 以上の領域に存在する構成としてもよい。

【 0 1 2 0 】

上記の構成によれば、凹凸部が電荷収集電極の 10 % 以上の領域に存在するので、凹凸部による半導体層と電荷収集電極との接合強度を確実に高めることができる。

【 0 1 2 1 】

上記の電磁波検出器において、前記凹凸部は複数個設けられ、それらが不規則に配置されている構成としてもよい。

【 0 1 2 2 】

上記の構成によれば、凹凸部が複数個設けられ、それらが不規則に配置されているので、凹凸部による半導体と電荷収集電極との間の接合強度が、ある特定の方向において弱くなるといった事態を防止することができる。

【 0 1 2 3 】

上記の電磁波検出器において、前記半導体層は、S e を主成分としている構成としてもよい。

【 0 1 2 4 】

上記の構成によれば、半導体層が S e を主成分としているので、電荷収集電極上に半導体を形成する場合に、例えば真空蒸着法により電荷収集電極上に直接、低温で大面積成膜が可能となる。この場合、S e は一般に電荷収集電極に対して接合強度が低くなり易いものの、この接合強度については凹凸部により補われるので問題はない。

【 0 1 2 5 】

上記の電磁波検出器において、前記電荷収集電極は、A l を主成分とする導電層である構成としてもよい。

【 0 1 2 6 】

上記の構成によれば、A l の熱膨張係数がその上に形成される例えば S e からなる半導体層の熱膨張係数に比較的近いので、熱膨張による半導体層の剥がれをさらに確実に防止することができる。

【 0 1 2 7 】

上記の電磁波検出器は、前記電荷収集電極と前記半導体層との間に電荷阻止層を備えている構成としてもよい。

【 0 1 2 8 】

上記の構成によれば、電荷阻止層が半導体層の暗電流を低減させることにより、電磁波検出器の S/N 比を改善させることができる。

【図面の簡単な説明】

【図 1】

本発明の実施の一形態における電磁波検出器の略 1 画素領域の構成を示すものであって、図 2 における A - A 線矢視断面図である。

【図 2】

図 1 に示した電磁波検出器が備えるアクティブマトリクス基板における凹凸部の配設状態を示す平面図である。

【図 3】

図 2 に示したアクティブマトリクス基板における凹凸部の他の配設状態を示す平面図である。

【図 4】

図 4 (a) は、図 1 に示した電磁波検出器における凹凸部の形成のための、層間絶縁膜での凹凸パターンの形成工程を示す説明図、図 4 (b) は、図 4 (a) に示した凹凸パターンにおける段部の鈍化处理後の状態を示す説明図である。

【図 5】

図 5 (a) は、図 1 に示した電荷収集電極に段切れが生じた状態を示す説明図、図 5 (b) は、図 4 (b) に示した段部の鈍化处理により、電荷収集電極に段切れが生じていない状態を示す説明図である。

【図 6】

本発明の実施の他の形態における電磁波検出器の略 1 画素領域の構成を示す縦断面図である。

【図 7】

本発明の実施の他の形態における電磁波検出器の略 1 画素領域の構成を示す縦断面図である。

【図 8】

従来の電磁波検出器の動作原理を説明する縦断面図である。

【図 9】

図 8 に示した電磁波検出器の略 1 画素領域の構成を示す縦断面図である。

【符号の説明】

- 1 1 アクティブマトリクス基板
- 1 2 半導体膜（半導体層）
- 1 3 バイアス電極
- 2 1 絶縁基板
- 2 2 T F T 素子（アクティブ素子）
- 2 3 電荷蓄積容量
- 2 4 電荷収集電極
- 2 8 接続電極

3 1 層間絶縁膜（層間絶縁層）

3 4 コンタクトホール

4 1 凹凸部

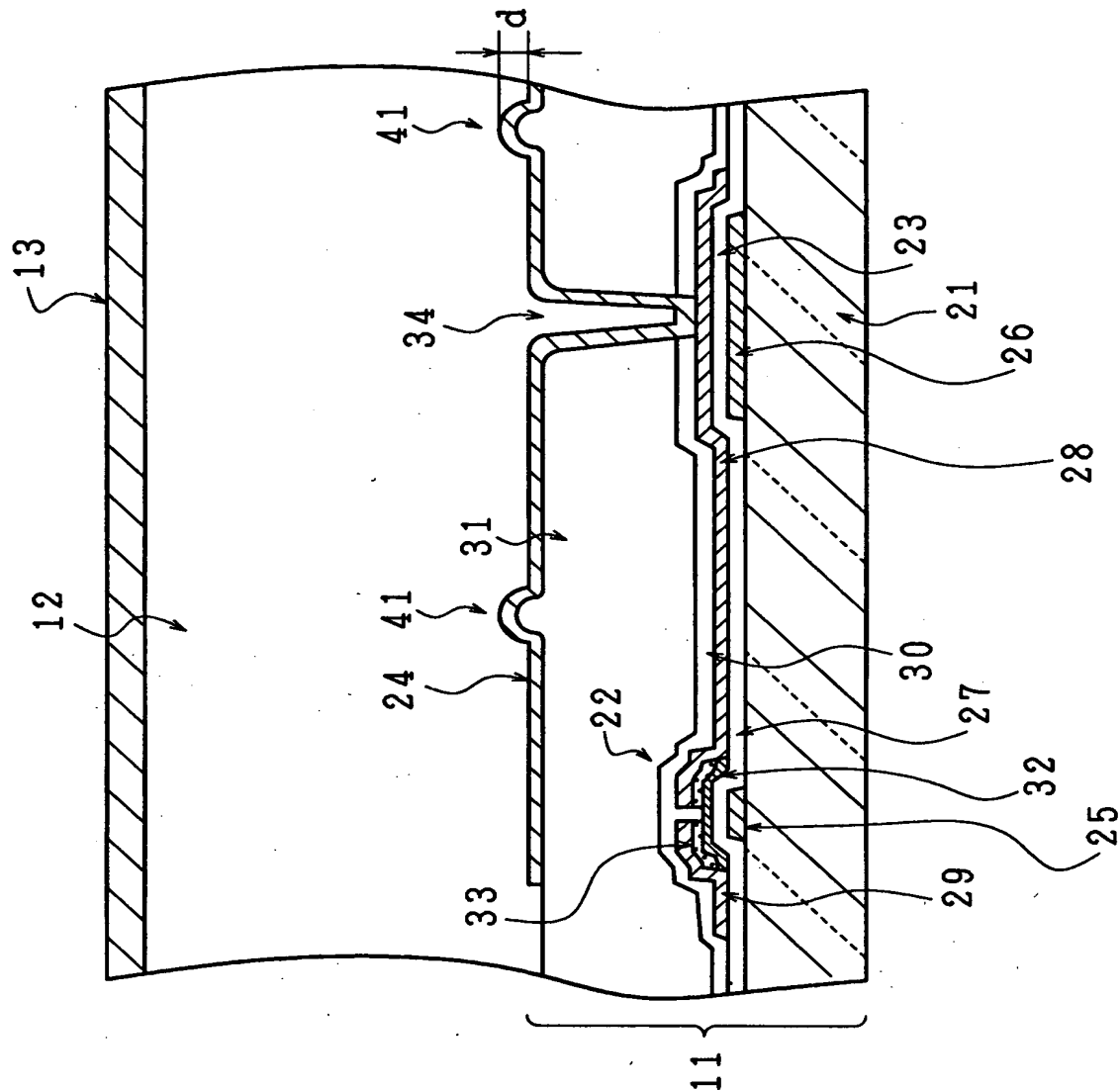
5 1 凹凸部

6 1 電荷阻止層

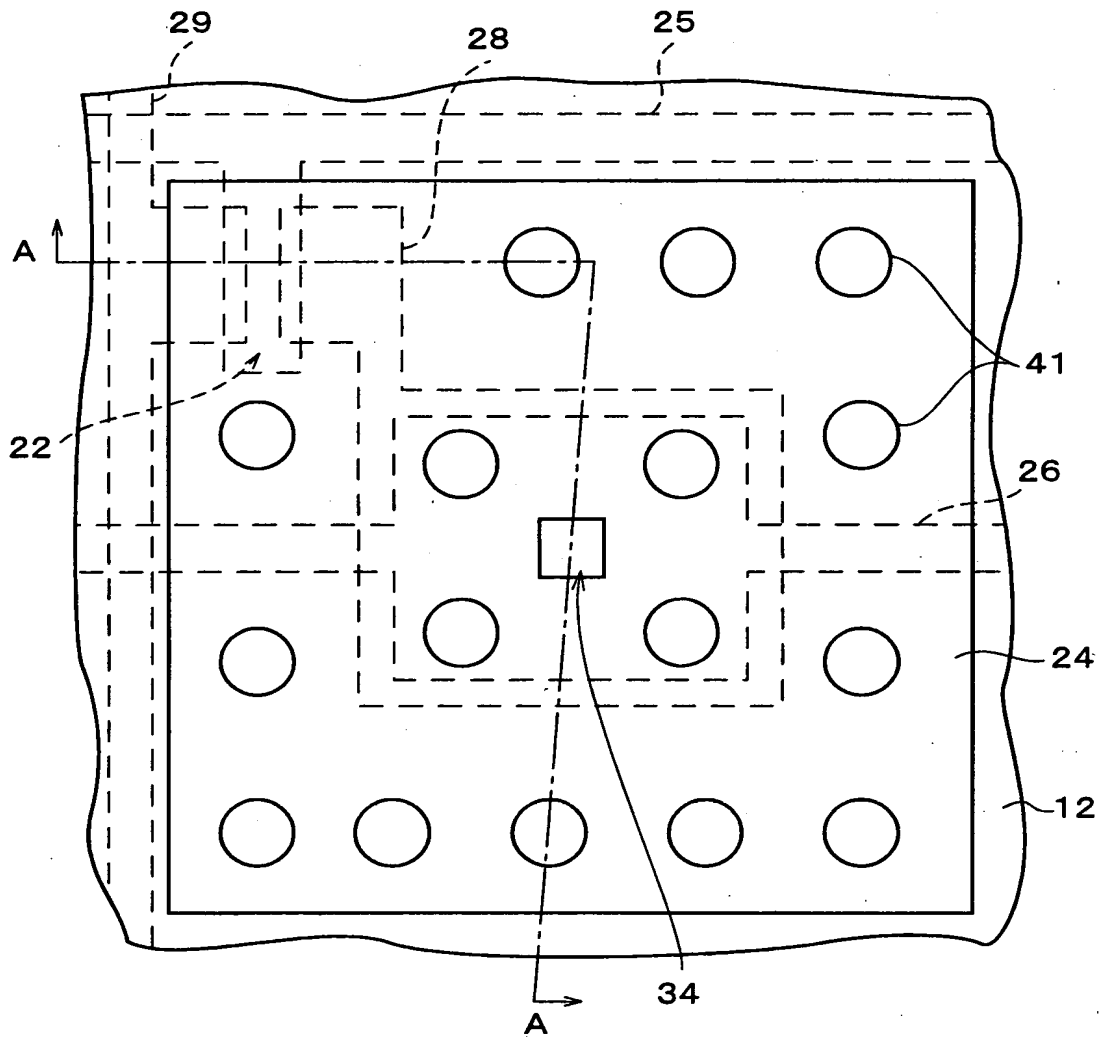
【書類名】

図面

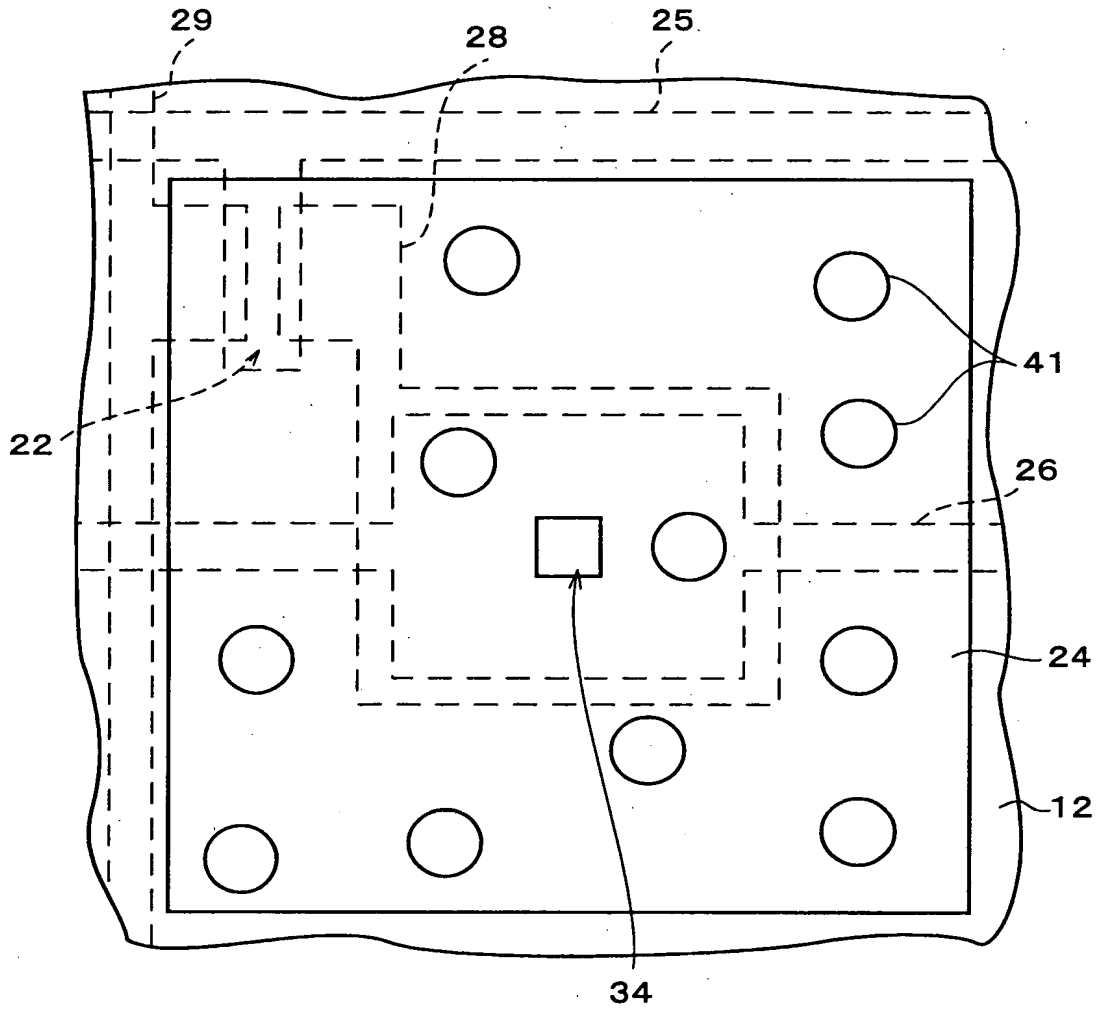
【図 1】



【図 2】

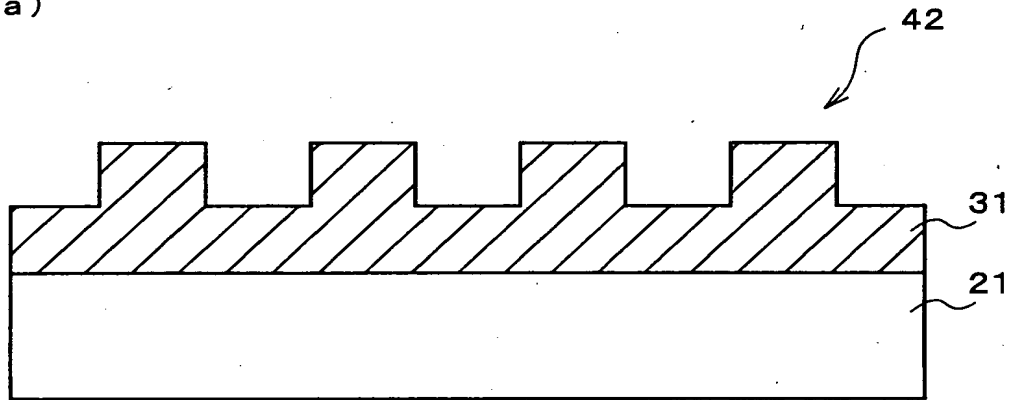


【図 3】



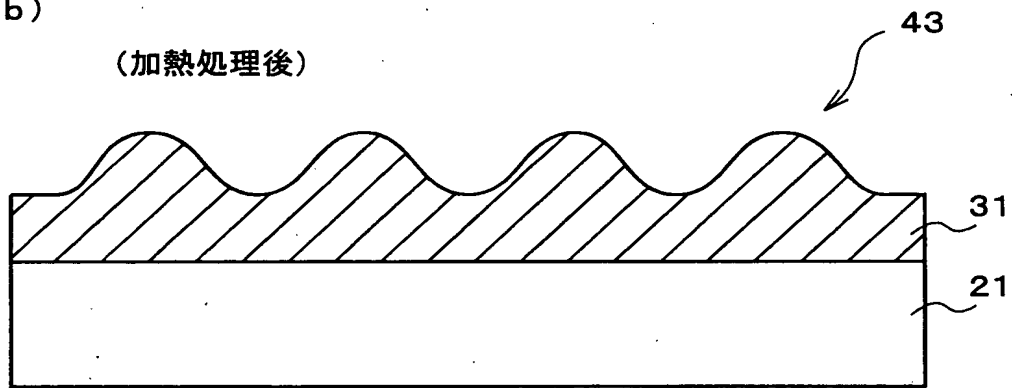
【図 4】

(a)



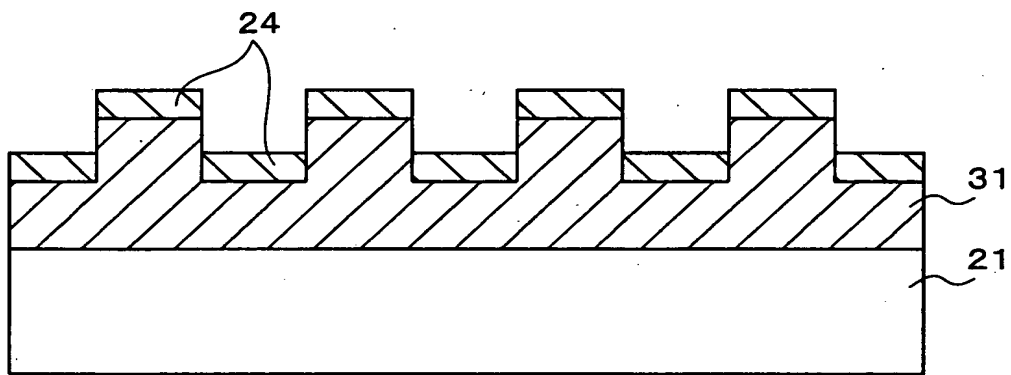
(b)

(加熱処理後)

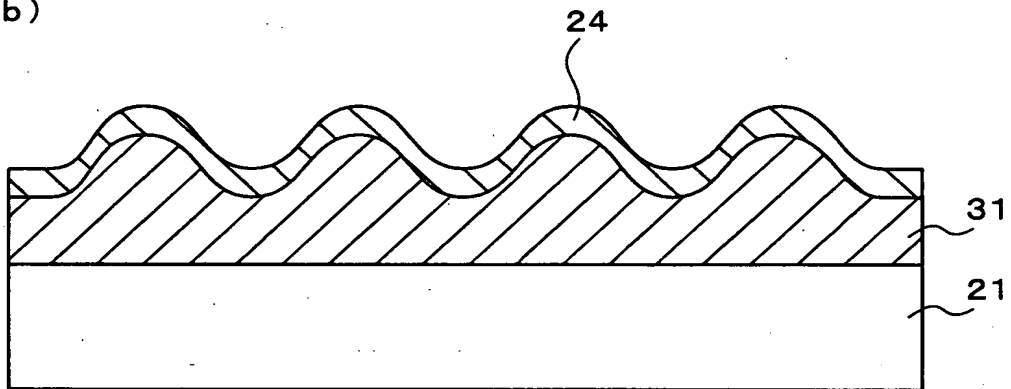


【図 5】

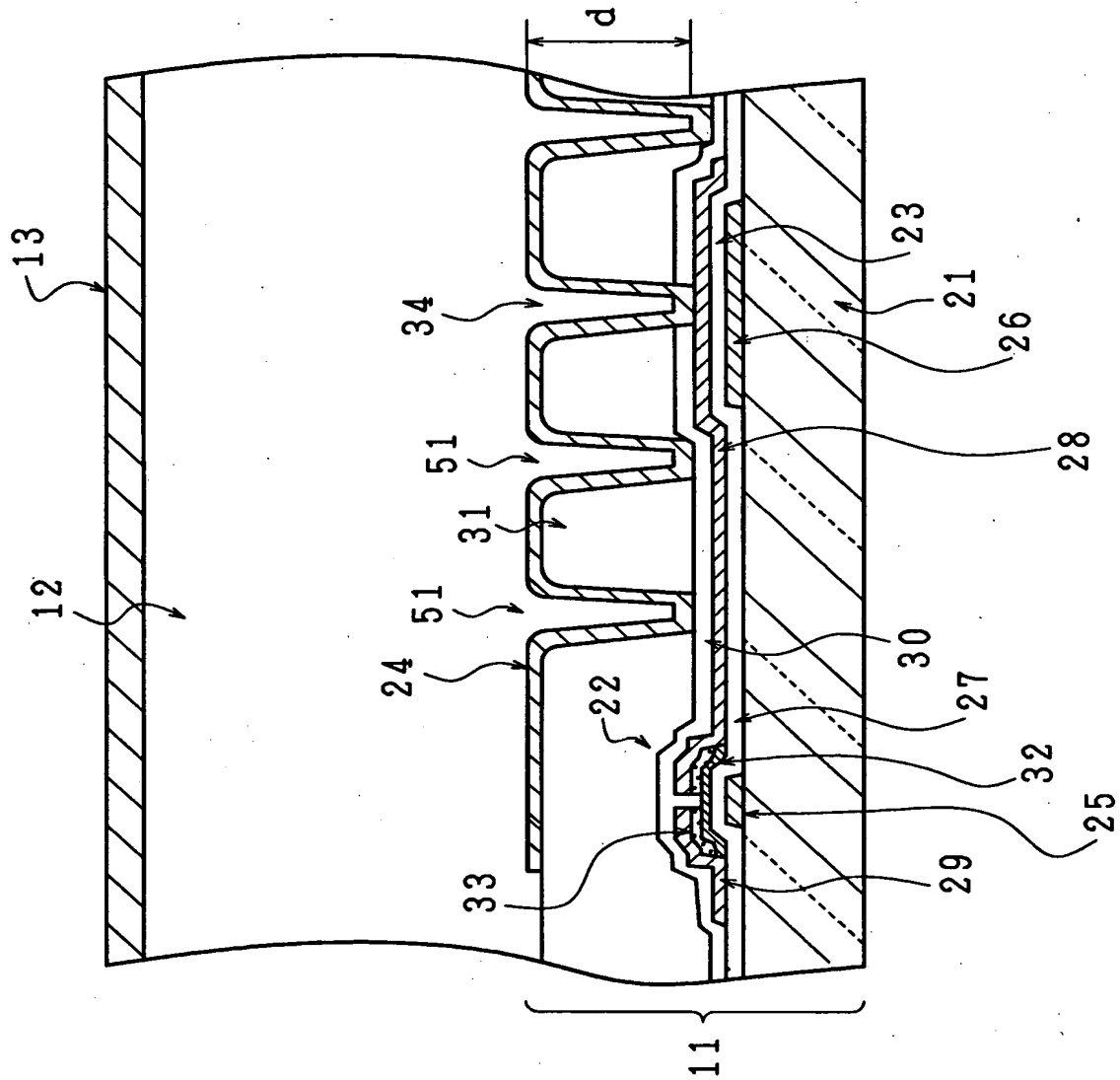
(a)



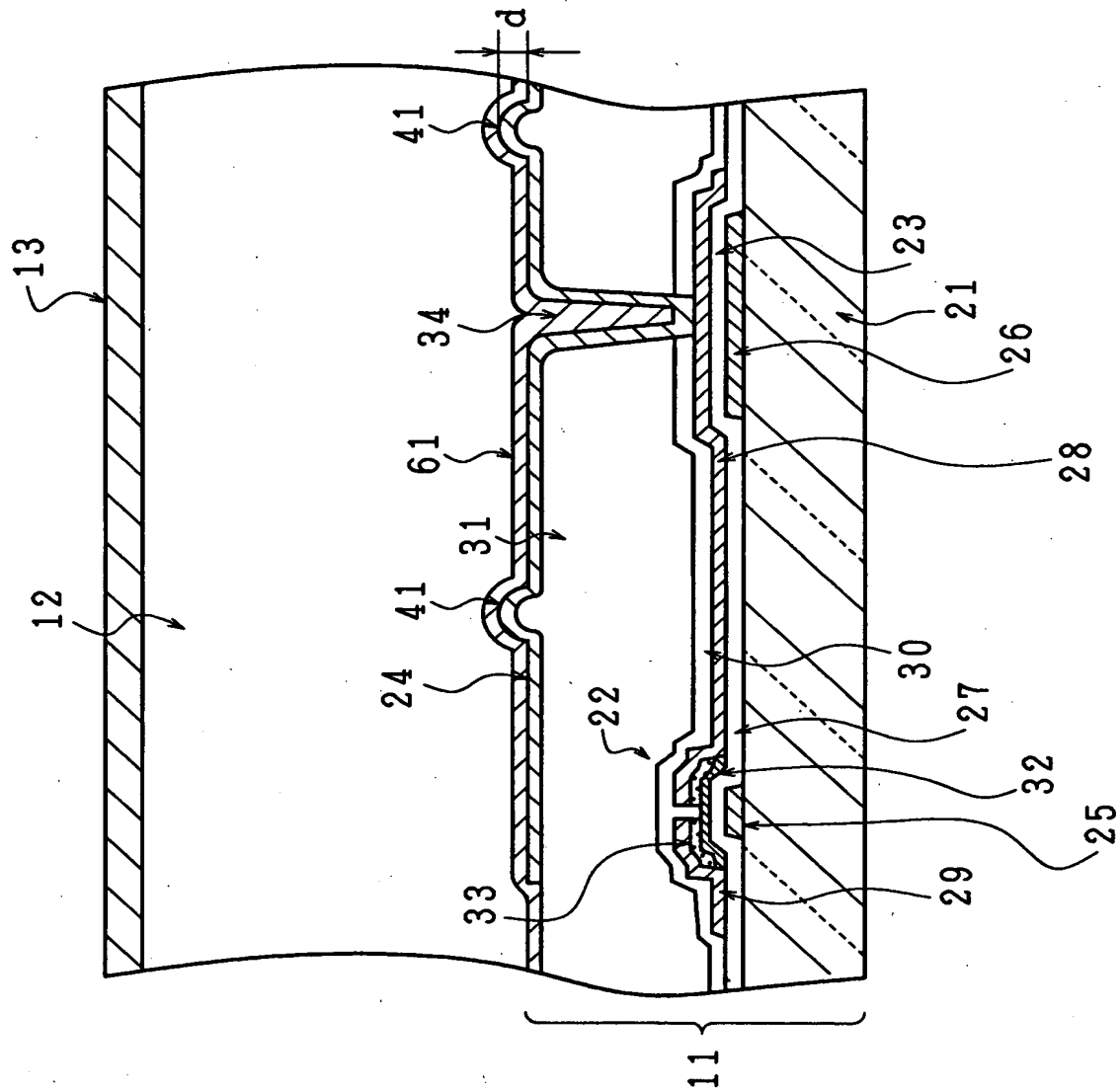
(b)



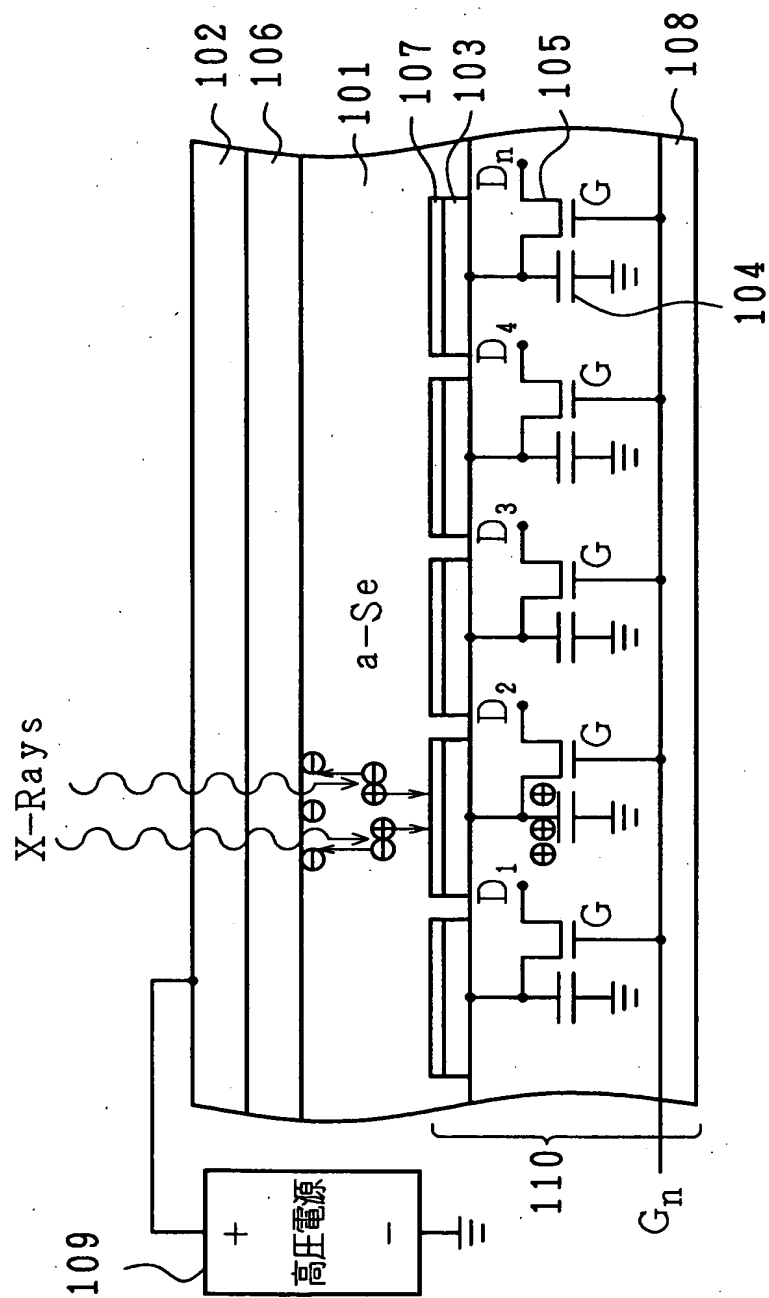
【図6】



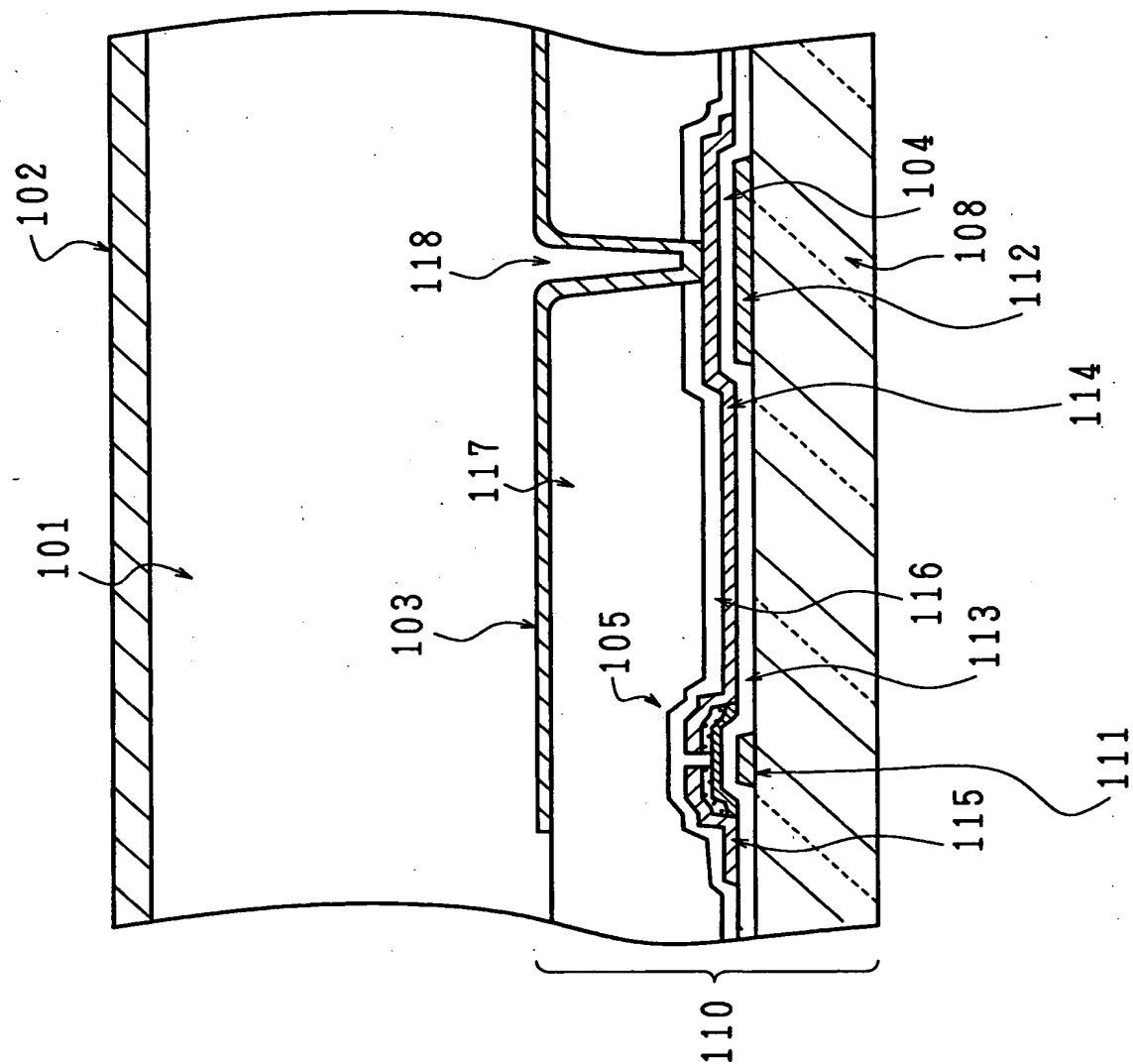
【図 7】



【図 8】



【図9】



【書類名】 要約書

【要約】

【課題】 半導体膜の剥がれを防止できるようにする。

【解決手段】 絶縁基板 2 1 と、この絶縁基板 2 1 の上方に形成された電荷蓄積容量 2 3 と、電荷蓄積容量 2 3 の上方に形成され、電荷蓄積容量 2 3 と接続されている電荷収集電極 2 4 と、電荷収集電極 2 4 上に積層され、電磁波導電性を有する半導体膜 1 2 とを備えている。電荷収集電極 2 4 には、半導体膜の剥がれを防止するために、凹部と凸部との少なくとも一方からなり、半導体膜 1 2 と電荷収集電極 2 4 との接続強度増強専用の凹凸部 4 1 が形成されている。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005049]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	大阪府大阪市阿倍野区長池町22番22号
氏 名	シャープ株式会社